
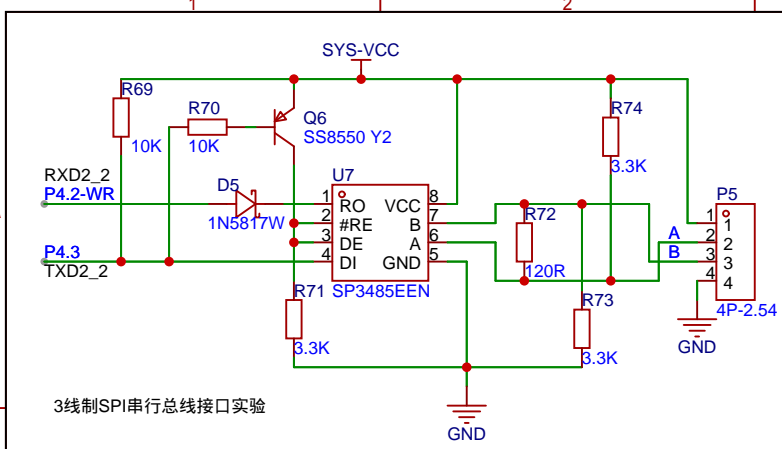
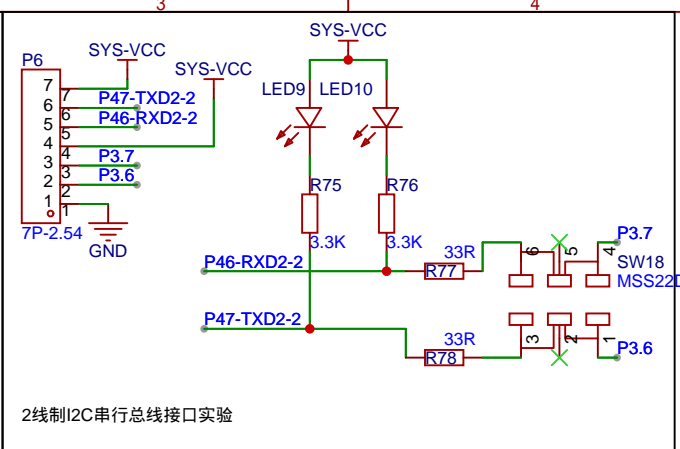


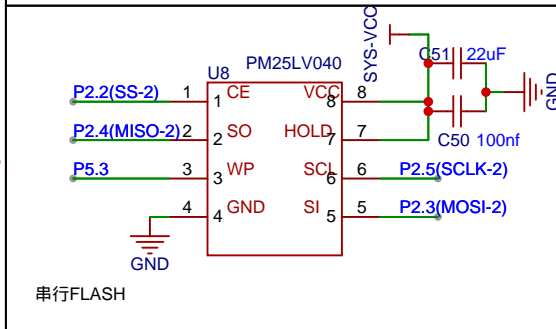
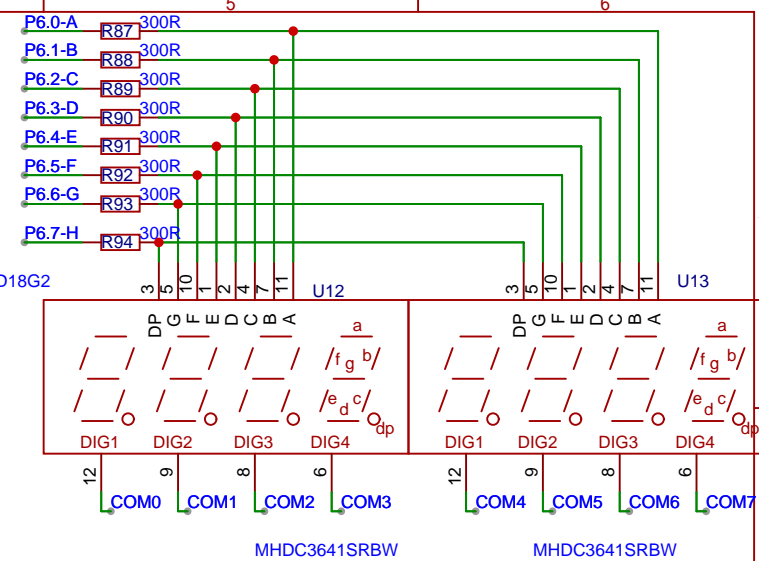
	原理图	Schematic1			更新日期	2024-07-07		
					创建日期	2024-06-23		
	图页	P2			物料编码			
	绘制		STC32G12K128实验箱					
	审阅							
			版本	尺寸	页	2	共	5
			V1.0	A4	嘉立创EDA			



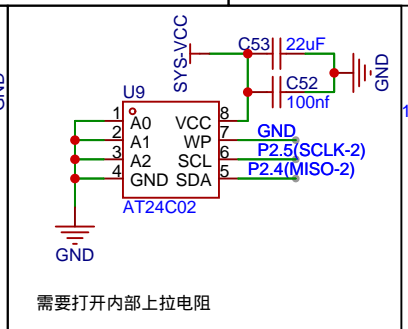
3线制SPI串行总线接口实验



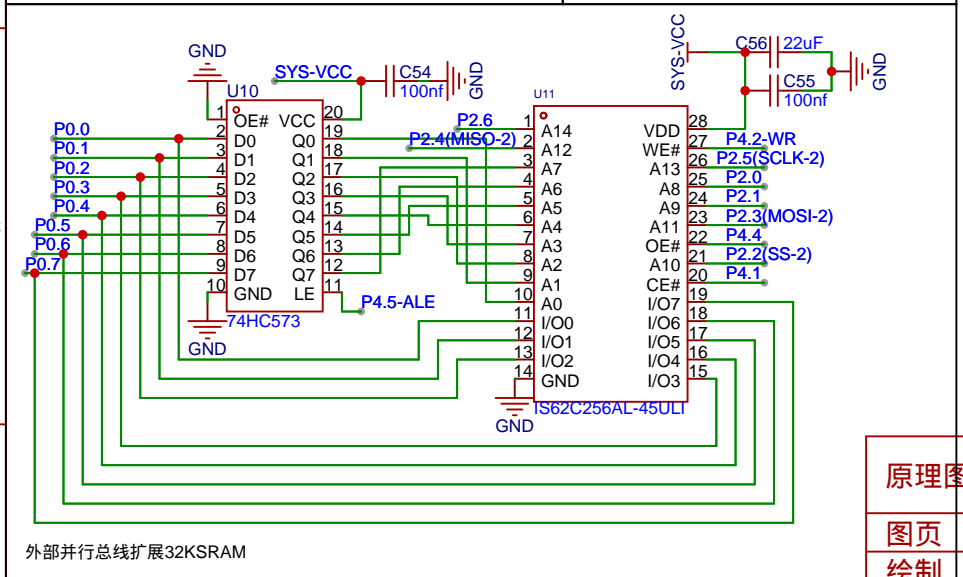
2线制I2C串行总线接口实验



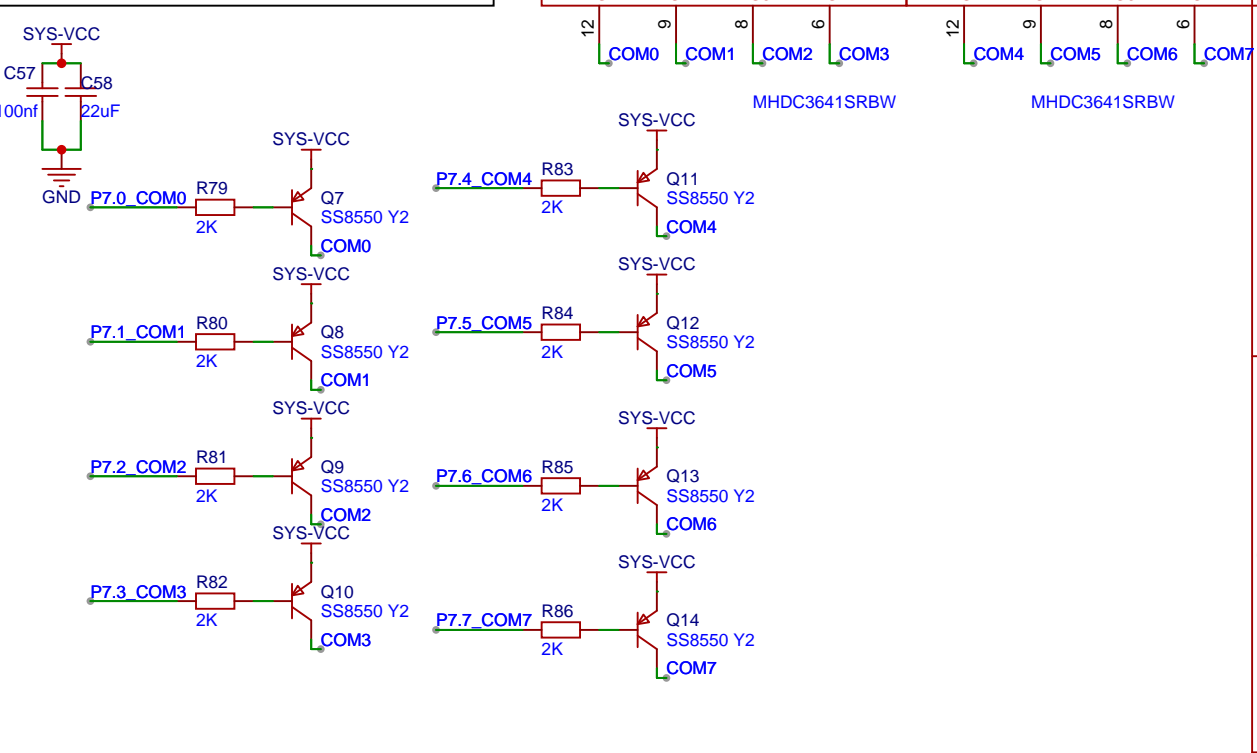
串行FLASH



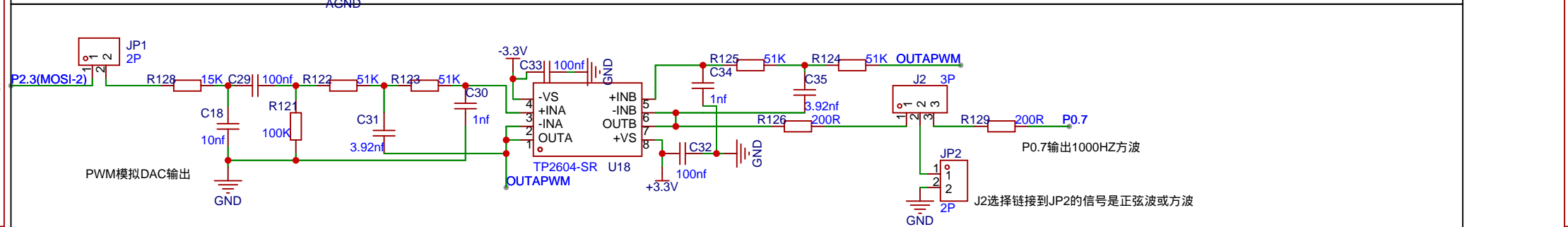
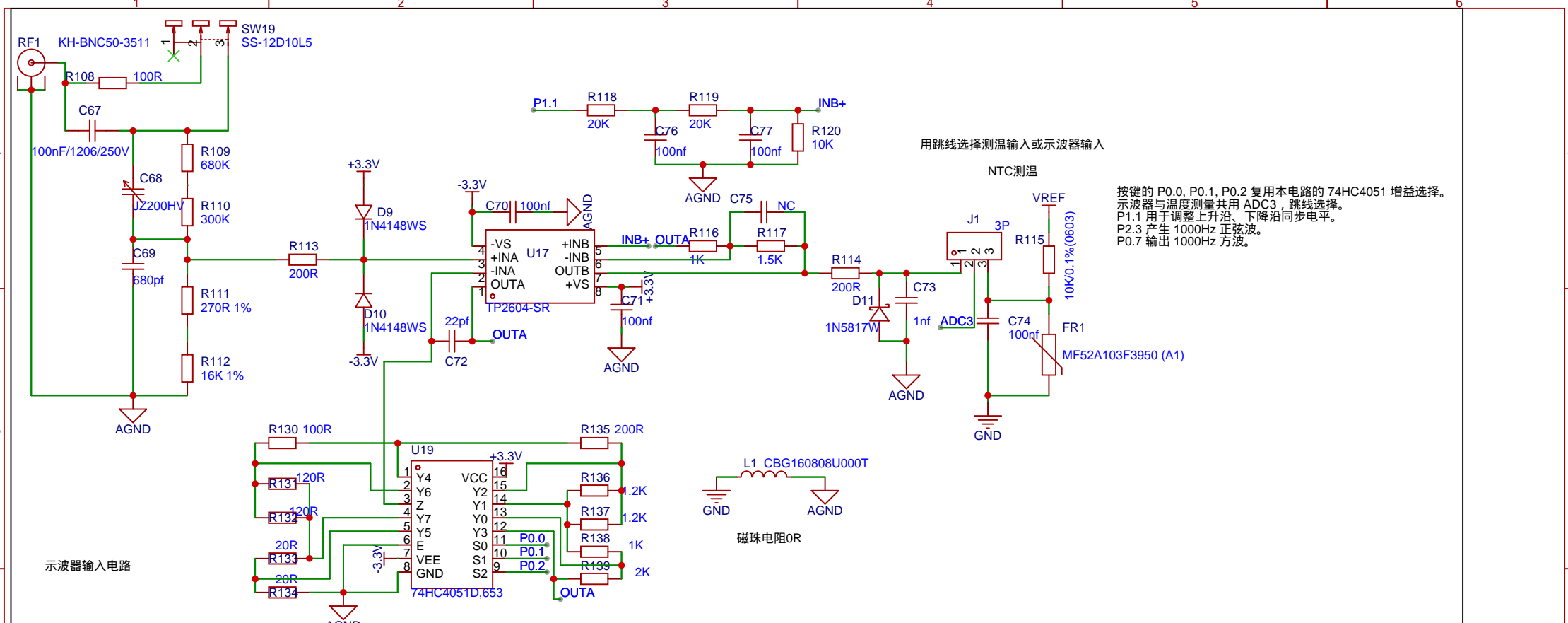
需要打开内部上拉电阻



外部并行总线扩展32KSRAM



原理图	Schematic1		更新日期	2024-06-30
图页	P3		创建日期	2024-06-29
绘制			物料编码	
审阅			STC32G12K128实验箱	
	版本	尺寸	页	3 共 5
嘉立创EDA		V1.0	A4	嘉立创EDA



	原理图	Schematic1			更新日期	2024-07-05		
					创建日期	2024-06-29		
	图页	P5			物料编码			
	绘制		STC32G12K128实验箱					
	审阅							
			版本	尺寸	页	5	共	5
			V1.0	A4	嘉立创EDA			