

昵称: liusheldon
园龄: 5年8个月
粉丝: 1
关注: 0
[+加关注](#)

<	2026年1月						>
日	一	二	三	四	五	六	
28	29	30	31	1	2	3	
4	5	6	7	8	9	10	
11	12	13	14	15	16	17	
18	19	20	21	22	23	24	
25	26	27	28	29	30	31	
1	2	3	4	5	6	7	

搜索

找找看

常用链接

[我的随笔](#)
[我的评论](#)
[我的参与](#)
[最新评论](#)
[我的标签](#)

随笔分类

[JAVA\(IDEA\)学习笔记\(2\)](#)

随笔档案

[2024年5月\(1\)](#)
[2024年4月\(4\)](#)
[2023年6月\(1\)](#)
[2022年8月\(1\)](#)
[2022年6月\(4\)](#)
[2021年2月\(1\)](#)
[2020年5月\(7\)](#)

阅读排行榜

1. [SSD1306\(OLED驱动芯片\)指令详解\(8448\)](#)
2. [java程序包不存在怎么办\(6565\)](#)
3. [STM32F103出现CPU could not be halted问题的解决方案\(5712\)](#)
4. [STM32 HAL库学习系列---定时器TIM 输入捕获功能\(3311\)](#)
5. [用STM32的UART实现DMX512\(2774\)](#)

评论排行榜

1. [STM32F103出现CPU could not be halted问题的解决方案\(1\)](#)

推荐排行榜

1. [STM32的HAL库 使用时间_CHN通道实现PWM功能时无输出问题\(1\)](#)
2. [STM32F103出现CPU could not be halted问题的解决方案\(1\)](#)

liusheldon

[博客园](#) [首页](#) [新随笔](#) [联系](#) [订阅](#) [管理](#)

随笔 - 19 文章 - 0 评论 - 1 阅读 - 37013

SSD1306(OLED驱动芯片)指令详解

基础命令:

1.页地址模式下设置列起始地址低位(Set Lower Column Start Address For Page Addressing Mode)(00h~0Fh)

此指令用于在页地址模式下设置GDDRAM的列起始地址(8位)的低4位, 页地址会在数据访问后递增

2.页地址模式下设置列起始地址高位(Set Higher Column Start Address For Page Addressing Mode)(10h~1Fh)

此指令用于在页地址模式下设置GDDRAM的列起始地址(8位)的高4位, 页地址会在数据访问后递增

3.设置内存地址模式(Set Memory Addressing Mode)(20h)

在SSD1306中有三种地址模式: 页地址模式, 水平地址模式和垂直地址模式, 此命令用于将地址模式设置为以上三种之一

'COL'的含义是GDDRAM列(column)

页地址模式(A[1:0]=10b)

当处于此模式时, 在GDDRAM访问后(读/写), 列地址指针将自动增加1。如果列地址指针到达列终止地址, 列地址指针将复位到列起始地址, 但页地址指针不会改变。

为了访问GDDRAM中下一页的内容, 用户必须设置新的页地址和列地址。页地址模式下页以及列地址指针的行为如下图所示

	COL0	COL 1		COL 126	COL 127
PAGE0	→	→	→	→	→
PAGE1	→	→	→	→	→
⋮	⋮	⋮	⋮	⋮	⋮
PAGE6	→	→	→	→	→
PAGE7	→	→	→	→	→

通常在页地址模式下访问GDDRAM, 需要如下步骤来定义起始RAM访问指针指向:

-通过命令(B0h-B7h)设置目标显示位置页起始地址

-通过命令(00h-0Fh)设置列起始地址低位

-通过命令(10h-1Fh)设置列起始地址高位

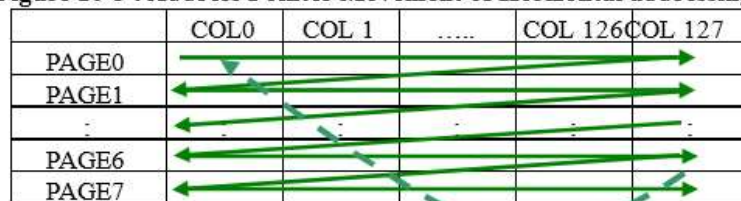
例如, 如果页地址是B2h, 列地址低位是03h, 列地址高位是10h, 起始列将为PAGE2的SEG3, GDDRAM访问指针的指向如下图所示



水平地址模式(A[1:0]=00b)

当处于此模式时, 在GDDRAM访问后(读/写), 列地址指针将自动增加1。如果列地址指针到达列终止地址, 列地址指针将复位到列起始地址, 且页地址指针将自动增加1。
水平地址模式下页以及列地址指针的行为如下图所示, 如果列地址指针和页地址指针都到达各自的终止地址时, 他们都将复位到各自的起始地址。(图中虚线)

Figure 10-3 : Address Pointer Movement of Horizontal addressing mode



垂直地址模式(A[1:0]=01b)

当处于此模式时, 在GDDRAM访问后(读/写), 页地址指针将自动增加1。如果页地址指针到达页终止地址, 页地址指针将复位到页起始地址, 且列地址指针将自动增加1。
垂直地址模式下页以及列地址指针的行为如下图所示, 如果列地址指针和页地址指针都到达各自的终止地址时, 他们都将复位到各自的起始地址。(图中虚线)

通常在(垂直/水平)地址模式下访问GDDRAM, 需要如下步骤来定义起始RAM访问指针指向:

- 通过命令(21h)设置目标显示位置列起始地址以及列终止地址
- 通过命令(22h)设置目标显示位置页起始地址以及页终止地址

4.设置列地址(Set Column Address)(21h)

此指令用于设置GDDRAM的列起始地址和列结束地址, 并使列地址指针(指向GDDRAM中当前访问的列地址)指向列起始地址。

若内存地址模式为水平地址模式, 在访问一列数据后, 列地址指针将增加到下一个列地址。当结束访问终止列地址时, 列地址指针将复位至列起始地址, 且行地址指针将增加到下一行。

5.设置页地址(Set Page Address)(22h)

此指令用于设置GDDRAM的页起始地址和页结束地址, 并使页地址指针(指向GDDRAM中当前访问的页地址)指向页起始地址。

若内存地址模式为垂直地址模式, 在访问一页数据后, 页地址指针将增加到下一个页地址。当结束访问终止页地址时, 页地址指针将复位至页起始地址。

下图展示了例子中列地址指针和页地址指针的移动方式: 列起始地址设为2, 列终止地址设为125, 页起始地址设为1, 页终止地址设为6, 并使用水平地址模式。

在此情况下, GDDRAM数据可范围范围在列2-列125, 页1-页6之内。同时列地址指针被设为2, 页地址指针被设为1。在访问数据后, 列地址自动增加1, 以访问下一数据(图中实线)

当结束访问终止列地址(125)时, 列地址指针复位到列2, 页地址指针自动增加1(图中实线), 当访问终止页地址6和终止列地址125所在数据后, 页地址指针复位到1, 列地址指针复位到2(图中虚线)

Figure 10-5 : Example of Column and Row Address Pointer Movement

	Col 0	Col 1	Col 2			Col 125	Col 126	Col 127
PAGE0								
PAGE1								
:				:				
PAGE6								
PAGE7								

6.设置屏幕起始行(Set Display Start Line)(40h-7Fh)

此命令用于设置屏幕起始行寄存器以设置GDDRAM起始地址, 取值范围为[0, 63]。若值为0, 则RAM第0行映射至COM0, 若值为1, 则RAM第1行映射到COM0, 以此类推。

7.设置对比度(Set Contrast Control for BANK0)(81h)

此命令用于设置屏幕对比度。此芯片有256级对比度(从00h至FFh)。段输出电流和对比度值同增同减。

8.设置段重映射(Set Segment Re-map)(A0h/A1h)

此指令用于改变屏幕数据列地址和段驱动器间的映射关系, 这增强和OLED模块设计的可伸缩性。
此命令只影响其后的数据输入, 已存储在GDDRAM中的数据将保持不变。

9.全屏点亮(Entire Display ON)(A4h/A5h)

命令A4h启用输出GDDRAM中的数据

如果命令A5h已被调用, 通过A4h指令, 可以将屏幕显示从全屏点亮状态中恢复

命令A5h通过忽略GDDRAM中的数据以点亮全屏

10.设置正常/反转显示(A6h/A7h)

此命令用于设置显示是否反转, 正常模式下, RAM中的数据1表示点亮像素; 在反转模式下, RAM中的数据0表示点亮像素

11.设置复用率(A8h)

此命令用于将默认的63复用率更改至任何范围为[16, 63]的值, COM0~COM64输出将切换到正确的输出信号

12.设置屏幕开启/关闭(AEh/AFh)

此指令用于开启或关闭OLED屏幕

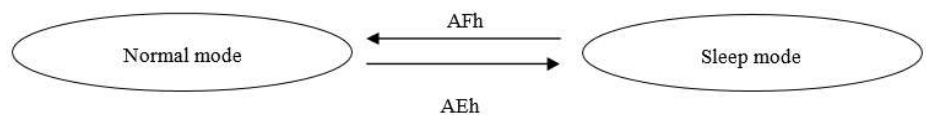
当屏幕开启时, 设置主机配置命令(Set Master Configuration)选择的电路将被连通。

当屏幕关闭时, 这些电路将被断开, 且段和公共的输出都被分别置为Vss和高阻态。

此指令设置屏幕状态为以下二者的其中之一:

AEh: 关闭屏幕

AFh: 开启屏幕



13.页地址模式下设置页起始地址

此指令用于设置在页地址模式下GDDRAM的页起始地址, 取值范围为[0, 7]

14.设置列输出扫描方向(Set COM Output Scan Direction)(C0h/C8h)

此指令用于设置列输出的扫描方向, 增强了OLED模块设计的布局的伸缩性。

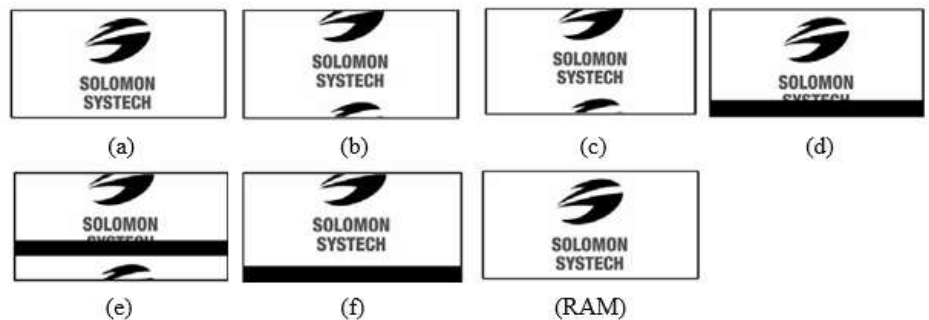
注意, 此指令会立即生效。例如当屏幕正常显示时调用此指令, 屏幕将会立刻垂直翻转。

15.设置显示偏移(Set Display Offset)(D3h)

此命令为双字节命令, 第二个字节用于设置屏幕起始行为COM0~COM63之一(假设COM0为屏幕起始行, 那么屏幕起始行寄存器值为0)

例如, 要使COM16向COM0方向移动16行, 第二个字节的值应该为010000b; 向COM0相反方向移动16行, 第二个的值应该为64-16, 即100000b, 下表展示了调用指令C0h/C8h和D3h的例子

Hardware pin name		Output												
		64		64		64		56		56		56		
		Normal		Normal		Normal		Normal		Normal		Normal		
		0		8		0		0		8		0		
		0		0		8		0		8		8		
COM0	Row0	RAM0	Row8	RAM8	Row0	RAM8	Row0	RAM0	Row8	RAM8	Row0	RAM8	Set MUX ratio(A8h)	
COM1	Row1	RAM1	Row9	RAM9	Row1	RAM9	Row1	RAM1	Row9	RAM9	Row1	RAM9	COM Normal / Remapped (C0h / C8h)	
COM2	Row2	RAM2	Row10	RAM10	Row2	RAM10	Row2	RAM2	Row10	RAM10	Row2	RAM10	Display offset (D3h)	
COM3	Row3	RAM3	Row11	RAM11	Row3	RAM11	Row3	RAM3	Row11	RAM11	Row3	RAM11	Display start line (40h - 7Fh)	
COM4	Row4	RAM4	Row12	RAM12	Row4	RAM12	Row4	RAM4	Row12	RAM12	Row4	RAM12		
COM5	Row5	RAM5	Row13	RAM13	Row5	RAM13	Row5	RAM5	Row13	RAM13	Row5	RAM13		
COM6	Row6	RAM6	Row14	RAM14	Row6	RAM14	Row6	RAM6	Row14	RAM14	Row6	RAM14		
COM7	Row7	RAM7	Row15	RAM15	Row7	RAM15	Row7	RAM7	Row15	RAM15	Row7	RAM15		
COM8	Row8	RAM8	Row16	RAM16	Row8	RAM16	Row8	RAM8	Row16	RAM16	Row8	RAM16		
COM9	Row9	RAM9	Row17	RAM17	Row9	RAM17	Row9	RAM9	Row17	RAM17	Row9	RAM17		
COM10	Row10	RAM10	Row18	RAM18	Row10	RAM18	Row10	RAM10	Row18	RAM18	Row10	RAM18		
COM11	Row11	RAM11	Row19	RAM19	Row11	RAM19	Row11	RAM11	Row19	RAM19	Row11	RAM19		
COM12	Row12	RAM12	Row20	RAM20	Row12	RAM20	Row12	RAM12	Row20	RAM20	Row12	RAM20		
COM13	Row13	RAM13	Row21	RAM21	Row13	RAM21	Row13	RAM13	Row21	RAM21	Row13	RAM21		
COM14	Row14	RAM14	Row22	RAM22	Row14	RAM22	Row14	RAM14	Row22	RAM22	Row14	RAM22		
COM15	Row15	RAM15	Row23	RAM23	Row15	RAM23	Row15	RAM15	Row23	RAM23	Row15	RAM23		
COM16	Row16	RAM16	Row24	RAM24	Row16	RAM24	Row16	RAM16	Row24	RAM24	Row16	RAM24		
COM17	Row17	RAM17	Row25	RAM25	Row17	RAM25	Row17	RAM17	Row25	RAM25	Row17	RAM25		
COM18	Row18	RAM18	Row26	RAM26	Row18	RAM26	Row18	RAM18	Row26	RAM26	Row18	RAM26		
COM19	Row19	RAM19	Row27	RAM27	Row19	RAM27	Row19	RAM19	Row27	RAM27	Row19	RAM27		
COM20	Row20	RAM20	Row28	RAM28	Row20	RAM28	Row20	RAM20	Row28	RAM28	Row20	RAM28		
COM21	Row21	RAM21	Row29	RAM29	Row21	RAM29	Row21	RAM21	Row29	RAM29	Row21	RAM29		
COM22	Row22	RAM22	Row30	RAM30	Row22	RAM30	Row22	RAM22	Row30	RAM30	Row22	RAM30		
COM23	Row23	RAM23	Row31	RAM31	Row23	RAM31	Row23	RAM23	Row31	RAM31	Row23	RAM31		
COM24	Row24	RAM24	Row32	RAM32	Row24	RAM32	Row24	RAM24	Row32	RAM32	Row24	RAM32		
COM25	Row25	RAM25	Row33	RAM33	Row25	RAM33	Row25	RAM25	Row33	RAM33	Row25	RAM33		
COM26	Row26	RAM26	Row34	RAM34	Row26	RAM34	Row26	RAM26	Row34	RAM34	Row26	RAM34		
COM27	Row27	RAM27	Row35	RAM35	Row27	RAM35	Row27	RAM27	Row35	RAM35	Row27	RAM35		
COM28	Row28	RAM28	Row36	RAM36	Row28	RAM36	Row28	RAM28	Row36	RAM36	Row28	RAM36		
COM29	Row29	RAM29	Row37	RAM37	Row29	RAM37	Row29	RAM29	Row37	RAM37	Row29	RAM37		
COM30	Row30	RAM30	Row38	RAM38	Row30	RAM38	Row30	RAM30	Row38	RAM38	Row30	RAM38		
COM31	Row31	RAM31	Row39	RAM39	Row31	RAM39	Row31	RAM31	Row39	RAM39	Row31	RAM39		
COM32	Row32	RAM32	Row40	RAM40	Row32	RAM40	Row32	RAM32	Row40	RAM40	Row32	RAM40		
COM33	Row33	RAM33	Row41	RAM41	Row33	RAM41	Row33	RAM33	Row41	RAM41	Row33	RAM41		
COM34	Row34	RAM34	Row42	RAM42	Row34	RAM42	Row34	RAM34	Row42	RAM42	Row34	RAM42		
COM35	Row35	RAM35	Row43	RAM43	Row35	RAM43	Row35	RAM35	Row43	RAM43	Row35	RAM43		
COM36	Row36	RAM36	Row44	RAM44	Row36	RAM44	Row36	RAM36	Row44	RAM44	Row36	RAM44		
COM37	Row37	RAM37	Row45	RAM45	Row37	RAM45	Row37	RAM37	Row45	RAM45	Row37	RAM45		
COM38	Row38	RAM38	Row46	RAM46	Row38	RAM46	Row38	RAM38	Row46	RAM46	Row38	RAM46		
COM39	Row39	RAM39	Row47	RAM47	Row39	RAM47	Row39	RAM39	Row47	RAM47	Row39	RAM47		
COM40	Row40	RAM40	Row48	RAM48	Row40	RAM48	Row40	RAM40	Row48	RAM48	Row40	RAM48		
COM41	Row41	RAM41	Row49	RAM49	Row41	RAM49	Row41	RAM41	Row49	RAM49	Row41	RAM49		
COM42	Row42	RAM42	Row50	RAM50	Row42	RAM50	Row42	RAM42	Row50	RAM50	Row42	RAM50		
COM43	Row43	RAM43	Row51	RAM51	Row43	RAM51	Row43	RAM43	Row51	RAM51	Row43	RAM51		
COM44	Row44	RAM44	Row52	RAM52	Row44	RAM52	Row44	RAM44	Row52	RAM52	Row44	RAM52		
COM45	Row45	RAM45	Row53	RAM53	Row45	RAM53	Row45	RAM45	Row53	RAM53	Row45	RAM53		
COM46	Row46	RAM46	Row54	RAM54	Row46	RAM54	Row46	RAM46	Row54	RAM54	Row46	RAM54		
COM47	Row47	RAM47	Row55	RAM55	Row47	RAM55	Row47	RAM47	Row55	RAM55	Row47	RAM55		
COM48	Row48	RAM48	Row56	RAM56	Row48	RAM56	Row48	RAM48	-	-	Row48	RAM56		
COM49	Row49	RAM49	Row57	RAM57	Row49	RAM57	Row49	RAM49	-	-	Row49	RAM57		
COM50	Row50	RAM50	Row58	RAM58	Row50	RAM58	Row50	RAM50	-	-	Row50	RAM58		
COM51	Row51	RAM51	Row59	RAM59	Row51	RAM59	Row51	RAM51	-	-	Row51	RAM59		
COM52	Row52	RAM52	Row60	RAM60	Row52	RAM60	Row52	RAM52	-	-	Row52	RAM60		
COM53	Row53	RAM53	Row61	RAM61	Row53	RAM61	Row53	RAM53	-	-	Row53	RAM61		
COM54	Row54	RAM54	Row62	RAM62	Row54	RAM62	Row54	RAM54	-	-	Row54	RAM62		
COM55	Row55	RAM55	Row63	RAM63	Row55	RAM63	Row55	RAM55	-	-	Row55	RAM63		
COM56	Row56	RAM56	Row0	RAM0	Row56	RAM0	-	-	Row0	RAM0	-	-		
COM57	Row57	RAM57	Row1	RAM1	Row57	RAM1	-	-	Row1	RAM1	-	-		
COM58	Row58	RAM58	Row2	RAM2	Row58	RAM2	-	-	Row2	RAM2	-	-		
COM59	Row59	RAM59	Row3	RAM3	Row59	RAM3	-	-	Row3	RAM3	-	-		
COM60	Row60	RAM60	Row4	RAM4	Row60	RAM4	-	-	Row4	RAM4	-	-		
COM61	Row61	RAM61	Row5	RAM5	Row61	RAM5	-	-	Row5	RAM5	-	-		
COM62	Row62	RAM62	Row6	RAM6	Row62	RAM6	-	-	Row6	RAM6	-	-		
COM63	Row63	RAM63	Row7	RAM7	Row63	RAM7	-	-	Row7	RAM7	-	-		
Display examples	(a)	(b)	(c)	(d)	(e)	(f)								



Hardware pin name	Output																Set MUX ratio(A8h) COM Normal / Remapped (C0h / C2h) Display offset (D3h) Display start line (40h - 7Fh)				
	64				64				48				48					48			
	Remap				Remap				Remap				Remap					Remap			
	0				8				0				8					0			
	0				8				0				8					16			
COM0	Row63	RAM63	Row7	RAM7	Row63	RAM7	Row47	RAM47	-	-	Row47	RAM55	-	-	-	-	-				
COM1	Row62	RAM62	Row6	RAM6	Row62	RAM6	Row46	RAM46	-	-	Row46	RAM54	-	-	-	-	-				
COM2	Row61	RAM61	Row5	RAM5	Row61	RAM5	Row45	RAM45	-	-	Row45	RAM53	-	-	-	-	-				
COM3	Row60	RAM60	Row4	RAM4	Row60	RAM4	Row44	RAM44	Row47	-	Row44	RAM52	-	-	-	-	-				
COM4	Row59	RAM59	Row3	RAM3	Row59	RAM3	Row43	RAM43	Row46	RAM47	Row43	RAM51	-	-	-	-	-				
COM5	Row58	RAM58	Row2	RAM2	Row58	RAM2	Row42	RAM42	Row45	RAM46	Row42	RAM50	-	-	-	-	-				
COM6	Row57	RAM57	Row1	RAM1	Row57	RAM1	Row41	RAM41	Row44	RAM45	Row41	RAM49	Row47	RAM83	-	-	-				
COM7	Row56	RAM56	Row0	RAM0	Row56	RAM0	Row40	RAM40	Row43	RAM44	Row40	RAM48	Row46	RAM82	-	-	-				
COM8	Row55	RAM55	Row63	RAM63	Row55	RAM63	Row39	RAM39	Row42	RAM43	Row39	RAM47	Row45	RAM81	-	-	-				
COM9	Row54	RAM54	Row62	RAM62	Row54	RAM62	Row38	RAM38	Row41	RAM42	Row38	RAM46	Row44	RAM80	-	-	-				
COM10	Row53	RAM53	Row61	RAM61	Row53	RAM61	Row37	RAM37	Row40	RAM41	Row37	RAM45	Row43	RAM59	-	-	-				
COM11	Row52	RAM52	Row60	RAM60	Row52	RAM60	Row36	RAM36	Row39	RAM40	Row36	RAM44	Row42	RAM58	-	-	-				
COM12	Row51	RAM51	Row59	RAM59	Row51	RAM59	Row35	RAM35	Row38	RAM39	Row35	RAM43	Row41	RAM57	-	-	-				
COM13	Row50	RAM50	Row58	RAM58	Row50	RAM58	Row34	RAM34	Row37	RAM38	Row34	RAM42	Row40	RAM56	-	-	-				
COM14	Row49	RAM49	Row57	RAM57	Row49	RAM57	Row33	RAM33	Row36	RAM37	Row33	RAM41	Row39	RAM55	-	-	-				
COM15	Row48	RAM48	Row56	RAM56	Row48	RAM56	Row32	RAM32	Row35	RAM36	Row32	RAM40	Row38	RAM54	-	-	-				
COM16	Row47	RAM47	Row55	RAM55	Row47	RAM55	Row31	RAM31	Row34	RAM35	Row31	RAM39	Row37	RAM53	-	-	-				
COM17	Row46	RAM46	Row54	RAM54	Row46	RAM54	Row30	RAM30	Row33	RAM34	Row30	RAM38	Row36	RAM52	-	-	-				
COM18	Row45	RAM45	Row53	RAM53	Row45	RAM53	Row29	RAM29	Row32	RAM33	Row29	RAM37	Row35	RAM51	-	-	-				
COM19	Row44	RAM44	Row52	RAM52	Row44	RAM52	Row28	RAM28	Row31	RAM32	Row28	RAM36	Row34	RAM50	-	-	-				
COM20	Row43	RAM43	Row51	RAM51	Row43	RAM51	Row27	RAM27	Row30	RAM31	Row27	RAM35	Row33	RAM49	-	-	-				
COM21	Row42	RAM42	Row50	RAM50	Row42	RAM50	Row26	RAM26	Row29	RAM30	Row26	RAM34	Row32	RAM48	-	-	-				
COM22	Row41	RAM41	Row49	RAM49	Row41	RAM49	Row25	RAM25	Row28	RAM29	Row25	RAM33	Row31	RAM47	-	-	-				
COM23	Row40	RAM40	Row48	RAM48	Row40	RAM48	Row24	RAM24	Row27	RAM28	Row24	RAM32	Row30	RAM46	-	-	-				
COM24	Row39	RAM39	Row47	RAM47	Row39	RAM47	Row23	RAM23	Row26	RAM27	Row23	RAM31	Row29	RAM45	-	-	-				
COM25	Row38	RAM38	Row46	RAM46	Row38	RAM46	Row22	RAM22	Row25	RAM26	Row22	RAM30	Row28	RAM44	-	-	-				
COM26	Row37	RAM37	Row45	RAM45	Row37	RAM45	Row21	RAM21	Row24	RAM25	Row21	RAM29	Row27	RAM43	-	-	-				
COM27	Row36	RAM36	Row44	RAM44	Row36	RAM44	Row20	RAM20	Row23	RAM24	Row20	RAM28	Row26	RAM42	-	-	-				
COM28	Row35	RAM35	Row43	RAM43	Row35	RAM43	Row19	RAM19	Row22	RAM23	Row19	RAM27	Row25	RAM41	-	-	-				
COM29	Row34	RAM34	Row42	RAM42	Row34	RAM42	Row18	RAM18	Row21	RAM22	Row18	RAM26	Row24	RAM40	-	-	-				
COM30	Row33	RAM33	Row41	RAM41	Row33	RAM41	Row17	RAM17	Row20	RAM21	Row17	RAM25	Row23	RAM39	-	-	-				
COM31	Row32	RAM32	Row40	RAM40	Row32	RAM40	Row16	RAM16	Row19	RAM20	Row16	RAM24	Row22	RAM38	-	-	-				
COM32	Row31	RAM31	Row39	RAM39	Row31	RAM39	Row15	RAM15	Row18	RAM19	Row15	RAM23	Row21	RAM37	-	-	-				
COM33	Row30	RAM30	Row38	RAM38	Row30	RAM38	Row14	RAM14	Row17	RAM18	Row14	RAM22	Row20	RAM36	-	-	-				
COM34	Row29	RAM29	Row37	RAM37	Row29	RAM37	Row13	RAM13	Row16	RAM17	Row13	RAM21	Row19	RAM35	-	-	-				
COM35	Row28	RAM28	Row36	RAM36	Row28	RAM36	Row12	RAM12	Row15	RAM16	Row12	RAM20	Row18	RAM34	-	-	-				
COM36	Row27	RAM27	Row35	RAM35	Row27	RAM35	Row11	RAM11	Row14	RAM15	Row11	RAM19	Row17	RAM33	-	-	-				
COM37	Row26	RAM26	Row34	RAM34	Row26	RAM34	Row10	RAM10	Row13	RAM14	Row10	RAM18	Row16	RAM32	-	-	-				
COM38	Row25	RAM25	Row33	RAM33	Row25	RAM33	Row9	RAM9	Row12	RAM13	Row9	RAM17	Row15	RAM31	-	-	-				
COM39	Row24	RAM24	Row32	RAM32	Row24	RAM32	Row8	RAM8	Row11	RAM12	Row8	RAM16	Row14	RAM30	-	-	-				
COM40	Row23	RAM23	Row31	RAM31	Row23	RAM31	Row7	RAM7	Row10	RAM11	Row7	RAM15	Row13	RAM29	-	-	-				
COM41	Row22	RAM22	Row30	RAM30	Row22	RAM30	Row6	RAM6	Row9	RAM10	Row6	RAM14	Row12	RAM28	-	-	-				
COM42	Row21	RAM21	Row29	RAM29	Row21	RAM29	Row5	RAM5	Row8	RAM9	Row5	RAM13	Row11	RAM27	-	-	-				
COM43	Row20	RAM20	Row28	RAM28	Row20	RAM28	Row4	RAM4	Row7	RAM8	Row4	RAM12	Row10	RAM26	-	-	-				
COM44	Row19	RAM19	Row27	RAM27	Row19	RAM27	Row3	RAM3	Row6	RAM7	Row3	RAM11	Row9	RAM25	-	-	-				
COM45	Row18	RAM18	Row26	RAM26	Row18	RAM26	Row2	RAM2	Row5	RAM6	Row2	RAM10	Row8	RAM24	-	-	-				
COM46	Row17	RAM17	Row25	RAM25	Row17	RAM25	Row1	RAM1	Row4	RAM5	Row1	RAM9	Row7	RAM23	-	-	-				
COM47	Row16	RAM16	Row24	RAM24	Row16	RAM24	-	RAM0	Row3	RAM4	Row0	RAM8	Row6	RAM22	-	-	-				
COM48	Row15	RAM15	Row23	RAM23	Row15	RAM23	-	-	Row2	RAM3	-	-	Row5	RAM21	-	-	-				
COM49	Row14	RAM14	Row22	RAM22	Row14	RAM22	-	-	Row1	RAM2	-	-	Row4	RAM20	-	-	-				
COM50	Row13	RAM13	Row21	RAM21	Row13	RAM21	-	-	Row0	RAM1	-	-	Row3	RAM19	-	-	-				
COM51	Row12	RAM12	Row20	RAM20	Row12	RAM20	-	-	-	RAM0	-	-	Row2	RAM18	-	-	-				
COM52	Row11	RAM11	Row19	RAM19	Row11	RAM19	-	-	-	-	-	-	Row1	RAM17	-	-	-				
COM53	Row10	RAM10	Row18	RAM18	Row10	RAM18	-	-	-	-	-	-	Row0	RAM16	-	-	-				
COM54	Row9	RAM9	Row17	RAM17	Row9	RAM17	-	-	-	-	-	-	-	-	-	-	-				
COM55	Row8	RAM8	Row16	RAM16	Row8	RAM16	-	-	-	-	-	-	-	-	-	-	-				
COM56	Row7	RAM7	Row15	RAM15	Row7	RAM15	-	-	-	-	-	-	-	-	-	-	-				
COM57	Row6	RAM6	Row14	RAM14	Row6	RAM14	-	-	-	-	-	-	-	-	-	-	-				
COM58	Row5	RAM5	Row13	RAM13	Row5	RAM13	-	-	-	-	-	-	-	-	-	-	-				
COM59	Row4	RAM4	Row12	RAM12	Row4	RAM12	-	-	-	-	-	-	-	-	-	-	-				
COM60	Row3	RAM3	Row11	RAM11	Row3	RAM11	-	-	-	-	-	-	-	-	-	-	-				
COM61	Row2	RAM2	Row10	RAM10	Row2	RAM10	-	-	-	-	-	-	-	-	-	-	-				
COM62	Row1	RAM1	Row9	RAM9	Row1	RAM9	-	-	-	-	-	-	-	-	-	-	-				
COM63	Row0	RAM0	Row8	RAM8	Row0	RAM8	-	-	-	-	-	-	-	-	-	-	-				

16.设置显示时钟分频值/震荡频率(Set Display Clock Divide Ration/Oscillator Frequency)(D5h)

此指令包括两个功能:

-设置显示时钟分频值(D)(A[3:0])

由于设置从CLK分频得到的DCLK(显示时钟, Display clock)的分频值, 分频值取值范围为[1, 16], 初始值为1, (Please refer to Secion 8.3 for more details)

-设置震荡频率(A[7:4])

如果CLS脚被拉高, 可用于编程震荡频率。默认值为1000b

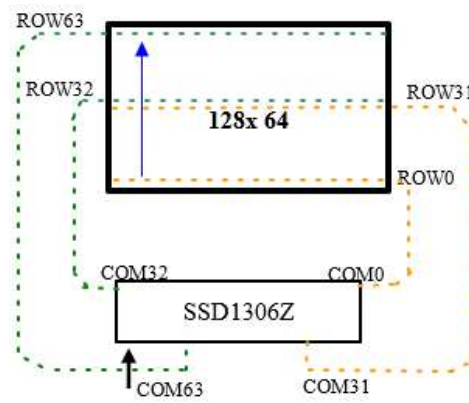
17.设置预充电周期(Set Pre-charge Period)(D9h)

此指令用于设置预充电周期的时长, 此周期单位为一DCLK的周期, 复位值为2 DCLK

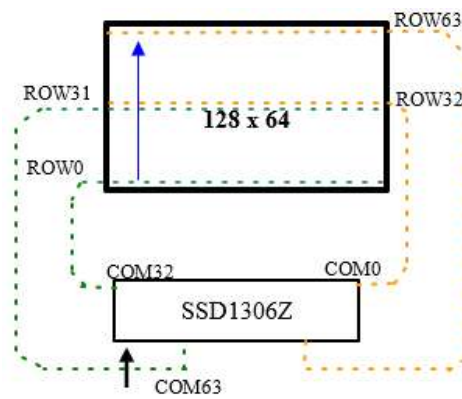
18.设置列引脚硬件配置(Set COM Pins Hardware Configuration)(DAh)

此指令用于设置列信号引脚配置来适应OLED面板的硬件布局。下表展示了在不同条件下的列引脚配置效果。(图中芯片金手指向上)

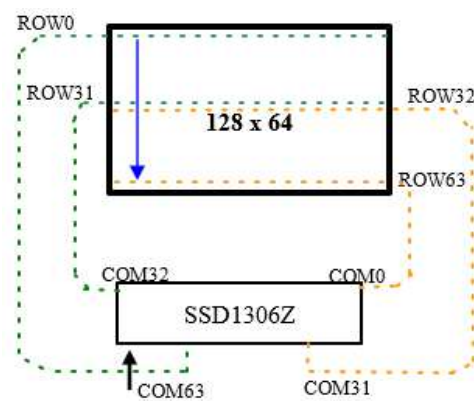
-1.序列的列引脚配置(DAh A[4]=0), 列输出扫描方向从COM0到COM63(C0h), 禁用列左/右映射(DAh A[5]=0)



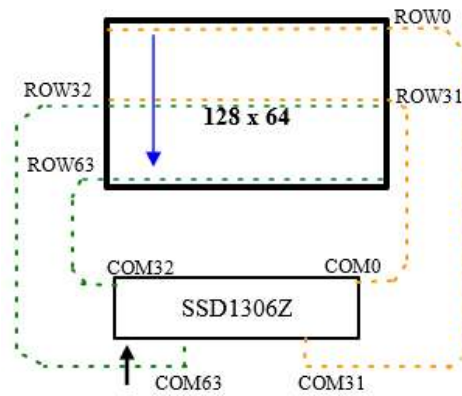
-2.序列的列引脚配置(DAh A[4]=0), 列输出扫描方向从COM0到COM63(C0h), 启用列左/右映射(DAh A[5]=1)



-3.序列的列引脚配置(DAh A[4]=0), 列输出扫描方向从COM0到COM63(C8h), 禁用列左/右映射(DAh A[5]=0)



-4.序列的列引脚配置(DAh A[4]=0), 列输出扫描方向从COM63到COM0(C8h), 启用列左/右映射(DAh A[5]=1)



-5.备选的列引脚配置(DAh A[4]=1), 列输出扫描方向从COM63到COM0(C0h), 禁用列左/右映射(DAh A[5]=0)

-6.备选的列引脚配置(DAh A[4]=1), 列输出扫描方向从COM0到COM63(C0h), 启用列左/右映射(DAh A[5]=1)

-7.备选的列引脚配置(DAh A[4]=1), 列输出扫描方向从COM63到COM0(C8h), 禁用列左/右映射(DAh A[5]=0)

-8.备选的列引脚配置(DAh A[4]=1), 列输出扫描方向从COM63到COM0(C8h), 启用列左/右映射(DAh A[5]=1)

19.设置VCOMH反压值(Set VCOMH Deselect Level)(DBh)

此指令用于调整VCOMH输出

20.空指令(NOP)(E3h)

不产生作用的指令

21.读取状态寄存器(Status register Read)

在读取数据时将D/C#拉低以调用此指令, MCU可用此指令读取芯片内部状态。

图形加速命令:

1.水平滚动配置(Horizontal Scroll Setup)(26h/27h)

此指令用于配置水平滚动参数和确定滚动起始页、终止页和滚动速度

水平滚动需要在调用此命令前禁用(2Eh), 否则RAM中的内容将会出错

SSD1306的水平滚动设计来为128列滚动, 以下是使用水平滚动的例子

向右滚动一列

向左滚动一列

水平滚动配置例子

2.垂直和水平滚动配置(Continuos Vertical and Horizontal Scroll Setup)(29h/2Ah)

此指令用于配置垂直和水平滚动参数和确定滚动起始页、终止页、滚动速度和垂直滚动偏移

B[2:0], C[2:0], D[2:0]用于配置垂直滚动, E[5:0]用于配置垂直滚动偏移, 所有这些字节用于设置斜线(Diagonal, 垂直滚动+水平滚动)

如果垂直滚动偏移为0, 那么只将发生水平滚动(和命令26/27h一样)

滚动需要在调用此命令前禁用(2Eh), 否则RAM中的内容将会出错
以下是使用垂直和水平滚动的例子:

3.禁用滚动(Deactivate Scroll)(2Eh)

此指令用于停止滚动, 在调用命令2Eh后, RAM的数据需要被重写

4.启用滚动(Activate Scroll)(2Fh)

此指令用于启动滚动, 并且只能在滚动配置参数经过调用命令26h/27h/29h/2Ah后调用。最后调用滚动参数命令时的配置将覆盖之前调用过时设置的配置

以下操作会在启用滚动后被禁止

- 1.对RAM的访问
- 2.改变水平滚动配置参数

5.设置垂直滚动区(Set Vertical Scroll Area)(A3h)

此指令用于设置垂直滚动区, 对于垂直滚动功能(29/2Ah), 垂直滚动的行数可以大于或小于复用率(MUX ratio)

版权声明: 本文为CSDN博主「专注于无线通信的蓬勃」的原创文章, 遵循CC 4.0 BY-SA版权协议, 转载请附上原文出处链接及本声明。

原文链接: <https://blog.csdn.net/XiaoXiaoPengBo/java/article/details/81329770>

免责声明: 本内容来自平台创作者, 博客园系信息发布平台, 仅提供信息存储空间服务。

好文要顶

关注我

收藏该文

微信分享



liusheldon

粉丝 - 1 关注 - 0

+加关注

0

0

升级成为会员

« 上一篇: [用STM32的UART实现DMX512](#)

» 下一篇: [STM32的HAL库 使用time_CHN通道实现PWM功能时无输出问题](#)

posted on 2020-05-22 10:33 [liusheldon](#) 阅读(8448) 评论(0) [收藏](#) [举报](#)